



⑯ BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑯ Offenlegungsschrift
⑯ DE 43 39 466 A 1

⑯ Int. Cl. 6:

H01L 21/312

// H01L 21/72,27/108

DE 43 39 466 A 1

⑯ Aktenzeichen: P 43 39 466.3
⑯ Anmeldetag: 19. 11. 93
⑯ Offenlegungstag: 24. 5. 95

⑯ Anmelder:

Goldstar Electron Co., Ltd., Cheongju, KR

⑯ Vertreter:

ter Meer, N., Dipl.-Chem. Dr.rer.nat.; Müller, F.,
Dipl.-Ing., 81679 München; Steinmeister, H.,
Dipl.-Ing.; Wiebusch, M., 33617 Bielefeld; Urner, P.,
Dipl.-Phys. Ing.(grad.) ; Merkle, G., Dipl.-Ing. (FH),
Pat.-Anwälte, 81679 München

⑯ Erfinder:

Lee, Jun Seok, Seoul/Soul, KR

Prüfungsantrag gem. § 44 PatG ist gestellt

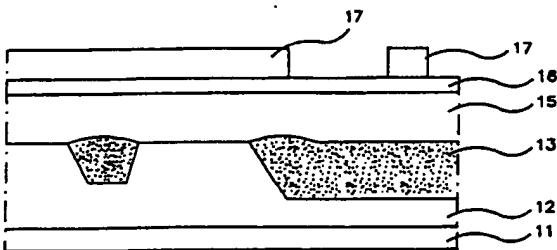
⑯ Verfahren zur Bildung von Mustern unter Verwendung eines Mehrschichtresists

⑯ Bei einem Verfahren zur Bildung eines Musters unter Verwendung eines Mehrschichtresists werden folgende Schritte ausgeführt:

- Aufbringen einer ersten unteren Resistorschicht (13) auf einen niedrig liegenden Bereich einer unteren und eine Stufe aufweisenden Struktur zwecks Glättung der oberen Fläche der unteren Struktur;
- Aufbringen einer zweiten unteren Resistorschicht (15) auf die geglättete obere Fläche der unteren Struktur;
- Bildung einer Zwischenschicht (16) auf der zweiten unteren Resistorschicht (15);
- Aufbringen einer oberen Resistorschicht (17) auf die Zwischenschicht (16);

- Strukturieren der oberen Resistorschicht (17) zwecks Bildung eines vorbestimmten oberen Resistmusters;
- Übertragen des oberen Resistmusters in die Zwischenschicht (16) zwecks Bildung eines Zwischenmusters; und
- Übertragen des Zwischenmusters in die erste und die zweite untere Resistorschicht (13, 15).

Der Einfluß von Stufen wird dadurch eliminiert, daß die untere Resistorschicht (13) einer Glättungsbehandlung unterzogen wird. Im Ergebnis wird eine Tiefenschärfe nach Entwicklung der oberen Resistorschicht erhalten, die ähnlich ist zu derjenigen bei einem Wafer mit glatter Oberfläche. Die Auflösungsgrenze kann gegenüber den konventionellen Fällen um das Zweifache oder mehr verbessert werden.



DE 43 39 466 A 1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

BUNDESDRUCKEREI 03. 95 508 021/126

11/27

Beschreibung

Die Erfindung bezieht sich auf die Herstellung von integrierten Halbleiterschaltungseinrichtungen und insbesondere auf ein Verfahren zur Bildung eines Musters unter Verwendung eines Mehrschichtresists.

Im allgemeinen führen auf der Oberfläche von Halbleitereinrichtungen vorhandene Stufen zu Einschränkungen hinsichtlich der Bildung von Mustern. Zunächst wurde versucht, Muster unter Verwendung von Einzelresistschichten zu erzeugen, während man später lithographische Verfahren benutzte, um einen aus mehreren Schichten bestehenden Resist herzustellen.

Vorgeschlagen wurden bereits Verfahren zur Herstellung eines Zweischichtresists und eines Dreischichtresists. Diese Verfahren sind relativ weit entwickelt und umfassen zunächst die Bildung einer dicken unteren Resistorschicht, um die Stärke von vorhandenen Stufen abzuschwächen. Auf die so erhaltene Struktur wird dann eine obere Resistorschicht aufgebracht, um den Einfluß der Stufen noch weiter zurückzudrängen und um Musterdefekte zu minimieren, die bei der Belichtung infolge der Lichtstreuung an Zielmarken hervorgerufen werden.

Nachfolgend wird ein Verfahren zur Bildung eines Musters unter Verwendung eines konventionellen Dreischichtresists näher beschrieben, und zwar in Verbindung mit einer Halbleiterspeicherstruktur, bei der eine Stufe zwischen einem Zellenteil und einem peripheren Schaltungsteil nach Herstellung eines Kondensators nicht kleiner als etwa 1,5 µm ist.

Die Fig. 1a bis 1f illustrieren dieses Musterherstellungsverfahren unter Verwendung des konventionellen Dreischichtresist-Prozesses.

In Übereinstimmung mit diesem Verfahren wird zunächst auf ein Substrat 1 mit einer Stufe, die sich durch die Bildung eines Elements 2 ergibt, eine untere Resistorschicht 3 aufgebracht, um die Stufe zu nivellieren, wie die Figur 1a zeigt. In dieser Fig. 1a sind mit dem Bezugszeichen I ein Elementisolationsbereich in einer Halbleiterspeichereinrichtung, mit dem Bezugszeichen II ein Element, insbesondere ein Bereich, in welchem sich ein Kondensator und andere Elemente befinden, und mit dem Bezugszeichen III ein peripherer Bereich bezeichnet. Das Element II bildet einen Zellenteil der Einrichtung zusammen mit dem Isolationsbereich I, der auch als Zwischenelement-Isolationsbereich bezeichnet werden kann.

Sodann wird auf der unteren Resistorschicht 3 eine Zwischenschicht 5 gebildet, wie die Fig. 1b erkennen läßt. Diese Zwischenschicht 5 besteht aus einem Material, das Abschirmegenschaften hinsichtlich eines Lichtstreuereffektes aufweist, der an einer oberen Resistorschicht auftritt, welche in einem nachfolgenden Schritt hergestellt wird.

Auf die Zwischenschicht 5 wird sodann die bereits erwähnte obere Resistorschicht 6 aufgebracht, und zwar entsprechend Fig. 1c. Diese obere Resistorschicht 6 wird dann auf photolithographischem Wege strukturiert, und zwar unter Verwendung einer nicht dargestellten Maske, um ein vorbestimmtes Muster zu erhalten, wie die Fig. 1d erkennen läßt.

Unter Verwendung der strukturierten oberen Resistorschicht 6 als Maske wird in einem anschließenden Verfahrensschritt die Zwischenschicht 5, die unmittelbar unterhalb der oberen Resistorschicht 6 liegt, geätzt, um eine Maskenstruktur in der Zwischenschicht 5 zu erhalten. Dies ist in Fig. 1e gezeigt.

Danach wird die untere Resistorschicht 3 unter Verwendung der strukturierten Zwischenschicht 5 als Maske geätzt, was zu einem unteren Resistmuster gemäß Fig. 1f führt.

Obwohl dieses konventionelle Mehrschichtresistverfahren zu verbesserten Auflösungsgrenzen und Fokusstiefen für Stufen von nicht mehr als 1,0 µm führt, verschlechtern sich diese Effekte wieder, wenn die Stufen größer als 1,0 µm sind.

Ist eine Stufe nicht kleiner als 1,5 µm, so bleibt sie auch dann weiterhin vorhanden, selbst wenn sie mit einem Mehrschichtresist bedeckt worden ist, wie die Fig. 1a bis 1f zeigen. Dies kann zu einer irregulären Belichtung führen, wenn die obere Resistorschicht strukturiert wird. Im Ergebnis können sich daher Verwachsungen oder Brücken im gewünschten Muster ergeben.

Auch hinsichtlich der kritischen Abmessungen (CD bzw. critical dimensions) stellen verbleibende Stufen ein Problem dar, so daß sich ein gleichförmiges Muster auch dann nicht bilden läßt, wenn eine geeignete Einstellung der kritischen Abmessungen vorgenommen worden ist.

Ein anderes Musterbildungsverfahren unter Verwendung eines Mehrschichtresistprozesses wurde in der US-PS 4,557,797 vorgeschlagen. Bei diesem Verfahren wird eine Mehrschichtresiststruktur gebildet, die eine obere und eine untere Resistorschicht aus einem Photoresistmaterial aufweist, wobei eine Zwischenschicht vorhanden ist, die aus einem antireflektierenden Material besteht, um eine Abschirmwirkung zu erhalten, wenn die obere Resistorschicht einem Belichtungsprozeß unterworfen wird.

Auch bei diesem Verfahren tritt jedoch das bereits oben erwähnte Problem auf, daß im Falle einer hohen Stufe diese auch dann noch vorhanden ist, wenn der Oberflächenglättungsprozeß abgeschlossen ist.

Es wurden weitere andere Verfahren zur Bildung einer Mehrschichtresiststruktur unter Verwendung verschiedenster Materialien vorgeschlagen, und zwar in den US-Patentschriften 4,891,303 und 4,770,739. Die US-PS 4,891,303 betrifft ein Verfahren zur Herstellung einer Mehrschichtresiststruktur mit oberen und unteren Schichten aus Novolak Photoresistmaterial, wobei eine Zwischenschicht vorhanden ist, die aus einem Silizium enthaltenden Polymer besteht. Dagegen offenbart die US-PS 4,770,739 eine Mehrschichtresiststruktur, die eine untere Schicht aus einem Ultraviolett-Resistmaterial und eine obere Schicht aus einem Tiefultraviolett-Resistmaterial aufweist. Auch diese zuletzt genannten Verfahren führen zu den bereits oben erwähnten Nachteilen, wenn hohe Stufen vorhanden sind.

Wird mit anderen Worten eine Halbleiterspeichereinrichtung unter Verwendung eines der o. g. konventionellen Verfahren zur Bildung eines Mehrschichtresists hergestellt, so weisen Elemente, die unterschiedliche Höhen haben und somit zur Stufenbildung beitragen, beispielsweise Wortleitungsstreifen, eine Hauptzelle, ein Sensorverstärker, ein Zeilendekodierer, usw., unterschiedliche Fokusstiefen auf, wenn die obere Resistorschicht des Mehrschichtresists belichtet wird. Im Ergebnis führt dies zu Musterdefekten, beispielsweise zu Brücken oder Kurzschlüssen zwischen einer Leitung und einem Bereich eines jeden Teils im selben Belichtungsfeld. Es ist daher sehr schwierig, gleichzeitig sowohl einen Zellenbereich als auch einen peripheren Bereich zu strukturieren, wenn sich zwischen diesen Bereichen eine hohe Stufe befindet.

Der Erfindung liegt die Aufgabe zugrunde, ein Ver-

fahren zur Bildung von Mustern unter Verwendung eines Mehrschichtresists zu schaffen, bei dem die oben beschriebenen Nachteile nicht mehr auftreten. Insbesondere soll eine einwandfreie Strukturierung von benachbarten Bereichen möglich sein, zwischen denen auch eine hohe Stufe vorhanden sein kann.

Die Lösung der gestellten Aufgabe ist im kennzeichnenden Teil des Patentanspruchs 1 angegeben. Vorteilhafte Ausgestaltungen der Erfindung sind den Unteransprüchen zu entnehmen.

Ein Verfahren nach der Erfindung zur Bildung eines Musters unter Verwendung eines Mehrschichtresists zeichnet sich durch folgende Schritte aus:

- (a) Aufbringen einer ersten unteren Resistorschicht (13) auf einen niedrig liegenden Bereich einer unteren und eine Stufe aufweisenden Struktur zwecks Glättung der oberen Fläche der unteren Struktur;
- (b) Aufbringen einer zweiten unteren Resistorschicht (15) auf die geglättete obere Fläche der unteren Struktur;
- (c) Bildung einer Zwischenschicht (16) auf der zweiten unteren Resistorschicht (15);
- (d) Aufbringen einer oberen Resistorschicht (17) auf die Zwischenschicht (16);
- (e) Strukturieren der oberen Resistorschicht (17) zwecks Bildung eines vorbestimmten oberen Resistmusters;
- (f) Übertragen des oberen Resistmusters in die Zwischenschicht (16) zwecks Bildung eines Zwischenmusters; und
- (g) Übertragen des Zwischenmusters in die erste und die zweite untere Resistorschicht (13, 15).

Nach einer vorteilhaften Ausgestaltung der Erfindung umfaßt der Schritt (a) folgende weitere Schritte:

- (a1) die erste untere Resistorschicht (13) wird auf die gesamte obere Fläche der unteren Struktur aufgebracht;
- (a2) unter Verwendung einer Maske wird selektiv ein höher liegender Bereich der unteren Struktur einer Überbelichtung ausgesetzt und
- (a3) die so behandelte bzw. resultierende Struktur wird entwickelt.

Nach einer anderen vorteilhaften Ausgestaltung der Erfindung umfaßt der Schritt (a) folgende andere Schritte:

- (a1') die erste untere Resistorschicht (13) wird auf die gesamte obere Fläche der unteren Struktur aufgebracht; und
- (a2') Ätzen der ersten unteren Resistorschicht (13) durch einen Rückätzprozeß.

Die Erfindung wird nachfolgend unter Bezugnahme auf die Zeichnung näher beschrieben. Es zeigen:

Fig. 1a bis 1f Querschnittsdarstellungen zur Erläuterung eines Verfahrens zur Bildung eines Musters unter Verwendung eines konventionellen Mehrschichtresist-Prozesses.

Fig. 2a bis 2i Querschnittsdarstellungen zur Erläuterung eines Verfahrens zur Bildung eines Musters unter Verwendung eines Mehrschichtresists in Übereinstimmung mit der vorliegenden Erfindung, und

Fig. 3a bis 3d graphische Darstellungen zur Erläuterung der Fokustiefe von verschiedenen stufenbildenden

Bereichen, gemessen bei unterschiedlichen Belichtungsstärken nach der Entwicklung der oberen Resiststruktur, um Effekte nach der Erfindung im Vergleich zum Stand der Technik bewerten zu können.

Die Fig. 2a bis 2i illustrieren ein Verfahren zur Bildung eines Musters unter Verwendung eines Mehrschichtresists in Übereinstimmung mit einem Ausführungsbeispiel der vorliegenden Erfindung.

Bei dem erfindungsgemäßen Verfahren wird auf ein 10 Substrat, das infolge der Bildung eines Elements 12 eine Stufe aufweist, eine erste untere Resistorschicht 13 aufgebracht, und zwar mit einer Dicke von etwa 1,5 µm, um die Oberfläche des Substrats 11 zunächst zu glätten, wie in Fig. 2a gezeigt ist.

15 Die erste untere Resistorschicht 13 besteht aus einem Resistmaterial, das im Photospektrum empfindlich ist. Dieses Resistmaterial kann z. B. Polymethylmethacrylat (PMMA) sein. Alternativ kann aber auch ein Photore sistmaterial verwendet werden, das Novolak ist oder enthält. In Fig. 2a sind mit dem Bezugssymbol I ein Interelement-Isolationsbereich in einer Halbleitersteckereinrichtung, mit dem Bezugssymbol II ein Element, insbesondere ein Bereich, in welchem ein Kondensator und andere Elemente gebildet sind, und mit dem Bezugssymbol III ein peripherer Bereich bezeichnet. Das Element II bildet einen Zellenbereich der Einrichtung zusammen mit dem Isolationsbereich I.

20 Ein vorteilhafter Glättungseffekt kann erhalten werden, wenn die Dicke der ersten unteren Resistorschicht 13 25 des peripheren Bereichs III identisch ist mit der Höhe der Stufe, definiert zwischen dem Zellenbereich II und dem peripheren Bereich III, oder wenigstens oberhalb von 70% dieser Stufenhöhe liegt.

25 Anschließend wird die erste untere Resistorschicht 13 einer Überbelichtung unterworfen, und zwar unter Verwendung einer Maske, die nur den Zellenbereich II dem Licht aussetzt, beispielsweise unter Verwendung einer Ionenimplantationsmaske 14 für die Zellenschwellenspannungseinstellung, wie die Fig. 2b zeigt. Die Belichtung erfolgt bei einer Energie von 500 mJ/cm² unter Zuhilfenahme eines Canon 2000i Steppers (365 nm). So dann wird die erste untere Resistorschicht 13 entwickelt, und zwar in einer geeigneten Entwicklungslösung für etwa 80 Sekunden. Infolge dieser Entwicklung wird das Resistmaterial oberhalb des Zellenbereichs II vollständig entfernt, so daß die resultierende Struktur eine glatte Oberfläche aufweist, wie in Fig. 2c dargestellt ist. Die genannte Überbelichtung kann mit Licht oder durch Ionen hervorgerufen werden.

30 35 Nach dem Entwicklungsschritt wird die resultierende Struktur gebacken, um die erste untere Resistorschicht 13 zu härten. Der Backschritt erfolgt bei einer Temperatur von 150 bis 300°C, vorzugsweise bei 230°C, und für etwa 6 Minuten. Durch dieses Backen wird die verbleibende Entwicklungslösung entfernt.

40 45 Alternativ kann ein Rückätzprozeß durchgeführt werden, und zwar nach dem Aufbringen der ersten unteren Resistorschicht, um eine ebene bzw. glatte Oberfläche zu erhalten.

50 55 Danach wird auf die vorhandene Struktur, die infolge der Belichtung und Entwicklung der ersten unteren Resistorschicht 13 eine glatte bzw. ebene Oberfläche aufweist, eine zweite untere Resistorschicht 15 aufgebracht, wie die Fig. 2d erkennen läßt. Diese zweite untere Resistorschicht 15 besteht aus einem Photoresistmaterial, das beispielsweise auf der Basis von Novolak hergestellt ist, und weist eine Dicke auf, die zwischen 1 bis 4 µm liegt, vorzugsweise 2 µm beträgt. Infolge der ersten und der

zweiten unteren Resistenschichten 13 und 15 wird somit eine resultierende Struktur mit einer sehr glatten bzw. ebenen Oberfläche erhalten.

Auf die zweite untere Resistorschicht 15 wird dann, wie in Fig. 2e zu erkennen ist, eine Zwischenschicht 16 aufgebracht, und zwar mit einer Dicke im Bereich von 0,1 bis 0,5 μm , vorzugsweise mit einer Dicke von 0,15 μm .

Vorzugsweise ist die Zwischenschicht 16 aus einem anorganischen Material hergestellt, das im Bereich des Photospektrums nicht empfindlich ist, und das formbar ist bei einer Temperatur von nicht mehr aus 300°C. Beispielsweise enthält die Zwischenschicht 16 einen spin-on-glass-Film (SOG-Film) oder einen SiH₄-Oxidfilm.

Sodann wird gemäß Fig. 2f ein auf der Basis von Novolak hergestelltes Photoresistmaterial mit einer Dicke von 0,1 bis 0,9 μm , vorzugsweise mit einer Dicke von 0,4 μm auf die Zwischenschicht 16 aufgebracht, um eine obere Resistorschicht 17 zu erhalten.

Die obere Resistorschicht 17 wird dann strukturiert unter Anwendung eines photolithographischen Prozesses sowie unter Verwendung einer nicht dargestellten Maske zwecks Bildung eines vorbestimmten Musters, wie die Fig. 2g zeigt. Unter Verwendung des Musters der oberen Resistorschicht 17 als Maske wird sodann die Zwischenschicht 16 geätzt, derart, daß das zuvor erhaltene Muster in die Zwischenschicht 16 übertragen wird, wie Fig. 2h erkennen läßt.

Schließlich werden die erste und die zweite untere Resistorschicht 13 und 15 unter Verwendung der strukturierten Zwischenschicht 16 als Maske geätzt, wodurch ein unteres Resistmuster erhalten wird, und zwar entsprechend Fig. 2i. Danach wird die so erhaltene Struktur in einer 20 : 1 gepufferte Oxidätzlösung (BOE-Lösung) getaut, um die verbleibende Zwischenschicht und Polymere zu entfernen, die während der vorhergehenden Schritte erzeugt wurden.

Die Fig. 3a bis 3d illustrieren Fokustiefen verschiedener stufenbildender Bereiche, gemessen bei verschiedenen Belichtungsstärken nach der Entwicklung des oberen Resistmusters, um bei der Erfindung erzielte Effekte mit dem Stand der Technik vergleichen zu können.

In diesen Figuren ist die kritische Abmessung (cd (μm)) über die Fokustiefe (Tiefenschärfe bzw. Schärfentiefe) (D.O.F.) aufgetragen. Die kritische Abmessung ist dabei die Dicke einer Maske, die zur Bildung eines Musters verwendet wird. Mit anderen Worten sind in den Fig. 3a bis 3d die Beziehungen zwischen der Maskendicke und dem jeweils zugehörigen Toleranzbereich aufgetragen (zugelassener Bereich der Fokustiefe D.O.F.). Dabei ist es vorteilhaft, einen möglichst großen Bereich der Fokustiefe zu erhalten.

Es wurden vier Bereiche beobachtet, nämlich ein Wortleitungsstreifen (1), eine Hauptzelle (2), ein Sensorverstärker (3) und ein Zellendekodierer (4). In den Fig. 3a bis 3d betreffen die dicken durchgezogenen Linien Fälle, bei denen die vorliegende Erfindung zum Einsatz kam, während die dünnen durchgezogenen Linien für solche Fälle gelten, bei denen ein konventioneller Dreischichtresistprozeß durchgeführt wurde.

Die Fig. 3a illustriert einen Unterbelichtungszustand, bei dem die Energie lediglich 140 mJ/cm² betrug. Wie zu erkennen ist, liegt bei der konventionellen Struktur der Überlappungsbereich der Fokustiefe (D.O.F.) für die vier beobachteten Bereiche zwischen +2,0 und +2,5 μm , wobei eine Schwankungsbreite also von 0,5 μm vorhanden ist. Bei der Struktur nach der Erfindung liegt dagegen der Überlappungsbereich der Fo-

kustiefe für die vier beobachteten Bereiche zwischen +0,5 bis +1,5 μm , so daß hier eine Schwankungsbreite von 1,0 μm vorhanden ist.

Die Fig. 3b illustriert den optimalen Belichtungszustand bei einer Energie von 160 mJ/cm². Bezüglich der konventionellen Struktur liegt der Überlappungsbereich der Fokustiefe für die vier beobachteten Bereiche zwischen +2,0 und +2,5 μm , so daß ein Schwankungsbereich von 0,5 μm vorhanden ist. Dagegen liegt bei der erfindungsgemäßen Struktur der Überlappungsbereich der Fokustiefe für die vier beobachteten Bereiche zwischen +0,5 bis +2,0 μm , so daß ein Schwankungsbereich von 1,5 μm vorhanden ist.

Die Fig. 3c illustriert einen Überbelichtungszustand bei einer Energie von 180 mJ/cm². Bei der konventionellen Struktur ist der Überlappungsbereich der Fokustiefe (D.O.F.) für die vier beobachteten Bereiche gleich null. Dagegen wird bei der Struktur nach der vorliegenden Erfindung ein Überlappungsbereich der Fokustiefe für die vier beobachteten Bereiche zwischen +1,0 bis +2,0 μm erhalten, wobei eine Schwankungsbreite von 1,0 μm vorhanden ist.

Die Fig. 3d gilt für den Fall, daß ein Resist mit einer Dicke von 0,4 μm auf einen Siliziumwafer aufgebracht und anschließend mit einer Energie von 160 mJ/cm² belichtet wird. Dieses Beispiel dient dazu, die Fokustiefe bei einer Struktur ohne Stufe mit den Fokustiefen bei den obigen Strukturen zu vergleichen, bei denen Stufen vorhanden sind. Bei der vorliegenden Struktur nach Fig. 3d liegt der Überlappungsbereich der Fokustiefe für die vier beobachteten Bereiche zwischen -0,5 bis +1,0 μm , wobei eine Schwankungsbreite von 1,5 μm vorhanden ist.

Wie die Fig. 3a bis 3d erkennen lassen, wird bei der vorliegenden Erfindung eine Fokustiefe erhalten, die ähnlich zu der Fokustiefe einer Struktur ist, die auf einer glatten Oberfläche gebildet worden ist (Fig. 3d). Dies gilt auch nach Bildung eines oberen Resistmusters, da eine untere Resistorschicht, die einen niedrig liegenden Strukturbereich abdeckt, einer Glättungsbehandlung unterzogen worden ist. Im Ergebnis wird eine Auflösungsgrenze erhalten, die um das Zweifache über derjenigen beim konventionellen Dreischichtresistprozeß liegt. Eine gleichmäßige Fokustiefe (die Fokustiefe kann auch als Tiefenschärfe oder Schärfentiefe bezeichnet werden) läßt sich somit bei einer Belichtungsaufnahme zur Bildung eines oberen Resistmusters sicherstellen, und zwar ohne größeren Positionierungsaufwand.

Die vorliegende Erfindung kann auch dann zum Einsatz kommen, wenn Stufen vorhanden sind, die durch Kondensatoren mit dreidimensionaler Struktur definiert werden, wie sie in Halbleiterspeichereinrichtungen vorhanden sind.

Darüber hinaus hat die Erfindung auch Einfluß auf die generelle Planarisierung. Dieser generelle Planarisierungseffekt verhindert z. B. das Phänomen der Microbrückebildung während der Erzeugung des letzten Musters. Außerdem kann eine Verbesserung hinsichtlich des systematischen Fehlers bei den kritischen Abmessungen erreicht werden (CD-Bias).

Die vorliegende Erfindung kann auch bei der Bildung von Kontaktöffnungen bei Halbleitereinrichtungen zum Einsatz kommen. Kontaktöffnungen können unterschiedliche Auflösungsgrenzen aufweisen, die abhängig von ihrer Position sind, und zwar auch bei ein und derselben Belichtungsenergie. Wird z. B. die Erfindung in einem Fall eingesetzt, bei dem Kontaktöffnungen mit denselben Abmessungen in Mustern gebildet werden

sollen, die unterschiedliche Stufen aufweisen, beispielsweise in einem aktiven Bereich, einem Gate, einer Bitleitung, einem Wortleitungsstreifen, usw., so kann ein Muster zur Bildung solcher Kontaktöffnungen durch Belichtung der gesamten Struktur bei Verwendung nur einer Maske hergestellt werden, ohne daß es erforderlich ist, die Elemente voneinander zu trennen.

Wie die obige Beschreibung erkennen läßt, wird der Einfluß von Stufen dadurch eliminiert, daß eine untere Resistschicht in Übereinstimmung mit der Erfindung einer Glättungsbehandlung unterzogen wird. Im Ergebnis ist die Fokustiefe bzw. Tiefenschärfe oder Schärfentiefe nach Entwicklung einer oberen Resistschicht ähnlich zu derjenigen bei einem Wafer mit glatter Oberfläche. Darüber hinaus kann bei der Erfindung die Auflösungsgrenze um das Zweifache oder mehr gegenüber dem konventionellen Fall verbessert werden. Selbst bei einer hohen Stufe, die nicht kleiner ist als $1.5 \mu\text{m}$, kann nach Belichtung der oberen Resistschicht das gesamte Muster, einschließlich eines Zellenmusters und eines peripheren Musters, auf einmal entwickelt werden, und zwar unter Verwendung nur einer einzigen Maske. Dies vereinfacht die Verfahrensschritte und führt zu einer Kostenreduzierung.

25

Patentansprüche

1. Verfahren zur Bildung eines Musters unter Verwendung eines Mehrschichtresists, gekennzeichnet durch folgende Schritte:

- (a) Aufbringen einer ersten unteren Resistschicht (13) auf einen niedrig liegenden Bereich einer unteren und eine Stufe aufweisenden Struktur zwecks Glättung der oberen Fläche der unteren Struktur;
- (b) Aufbringen einer zweiten unteren Resistschicht (15) auf die geglättete obere Fläche der unteren Struktur;
- (c) Bildung einer Zwischenschicht (16) auf der zweiten unteren Resistschicht (15);
- (d) Aufbringen einer oberen Resistschicht (17) auf die Zwischenschicht (16);
- (e) Strukturieren der oberen Resistschicht (17) zwecks Bildung eines vorbestimmten oberen Resistmusters;
- (f) Übertragen des oberen Resistmusters in die Zwischenschicht (16) zwecks Bildung eines Zwischenmusters; und
- (g) Übertragen des Zwischenmusters in die erste und die zweite untere Resistschicht (13, 15).

30

35

40

45

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der Schritt (a) folgende Schritte umfaßt:

- (a1) die erste untere Resistschicht (13) wird auf die gesamte obere Fläche der unteren Struktur aufgebracht;
- (a2) unter Verwendung einer Maske wird selektiv ein höher liegender Bereich der unteren Struktur einer Überbelichtung ausgesetzt; und
- (a3) die so behandelte bzw. resultierende Struktur wird entwickelt.

50

3. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der Schritt (a) folgende Schritte umfaßt:

- (a1') die erste untere Resistschicht (13) wird auf die gesamte obere Fläche der unteren Struktur aufgebracht; und
- (a2') Ätzen der ersten unteren Resistschicht

55

60

65

(13) durch einen Rückätzprozeß.

4. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die erste untere Resistschicht (13) aus Polymethylmethacrylat (PMMA) hergestellt wird.

5. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die erste untere Resistschicht (13) aus auf der Basis von Novolak gebildetem Photoresistmaterial hergestellt wird.

6. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die erste untere Resistschicht (13) eine Dicke aufweist, die identisch ist zur Höhe der durch den niedrigsten Bereich der unteren Struktur gebildeten Stufe oder mehr als 70% dieser Stufenhöhe beträgt.

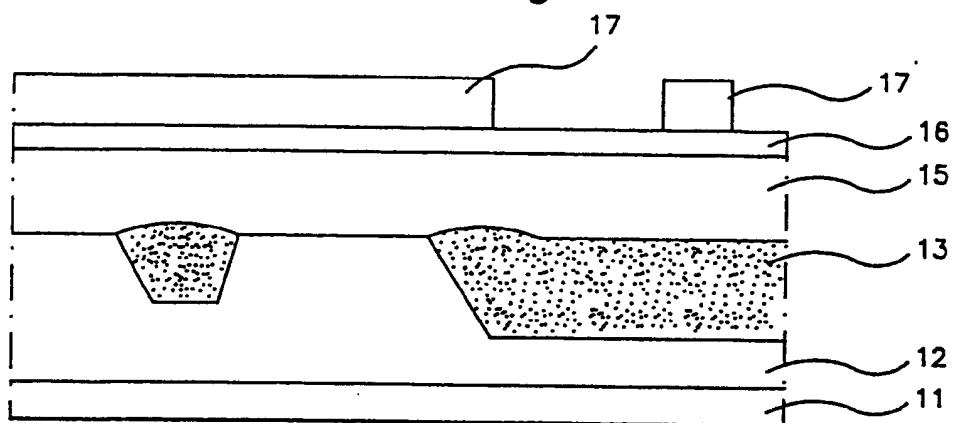
7. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Zwischenschicht (16) aus einem anorganischen und im Photospektrum nicht empfindlichen Material hergestellt wird.

8. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Zwischenschicht (16) einen "spin-on-glass"-Film (SOG-Film) oder einen SiH₄-Oxidfilm aufweist oder aus einem solchen besteht.

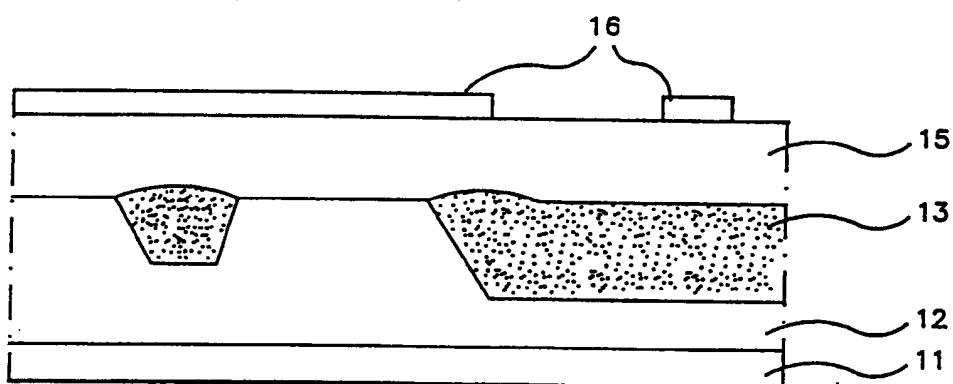
9. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die obere Resistschicht (17) aus auf der Basis von Novolak gebildetem Photoresistmaterial hergestellt wird.

Hierzu 7 Seite(n) Zeichnungen

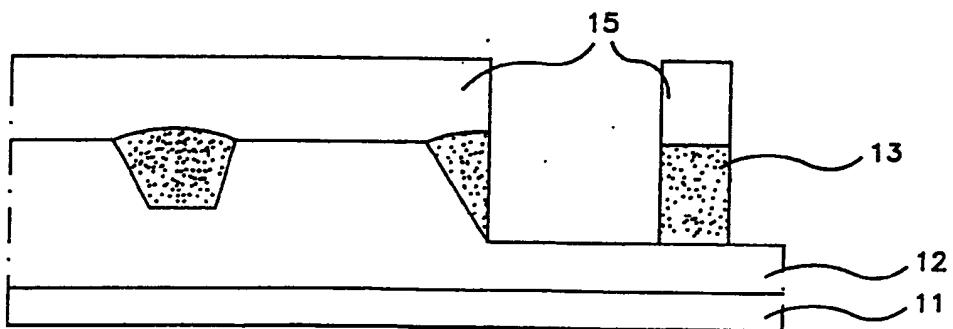
F I G.2g



F I G.2h ♂

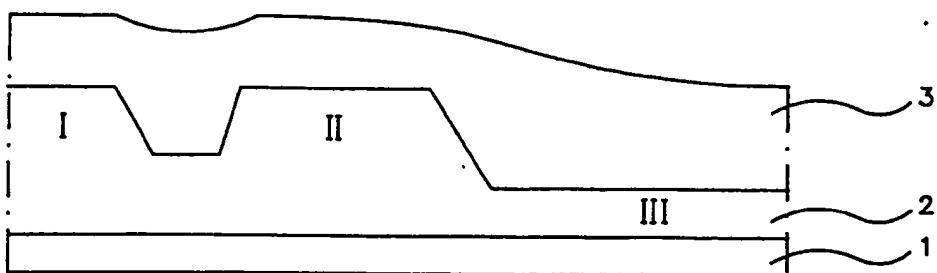


F I G.2i



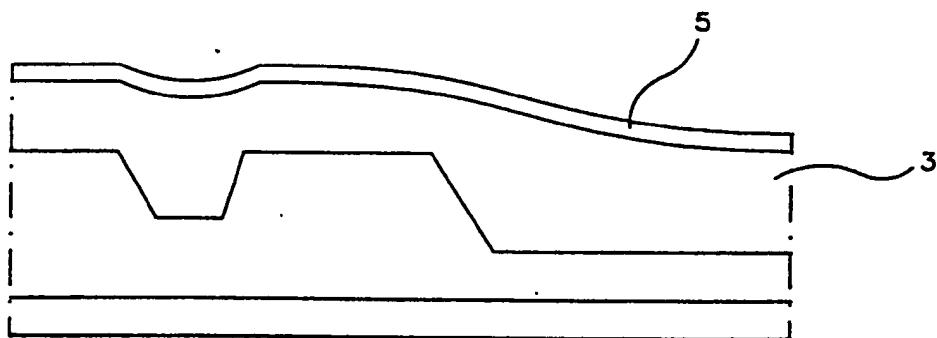
F I G.1a

Stand der Technik



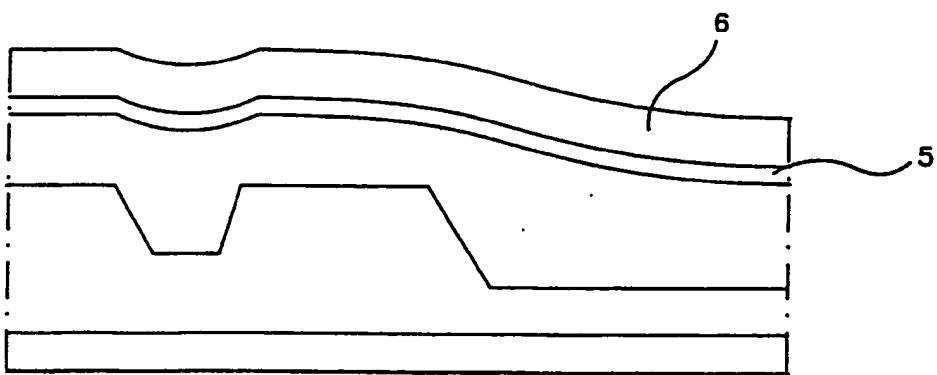
F I G.1b

Stand der Technik

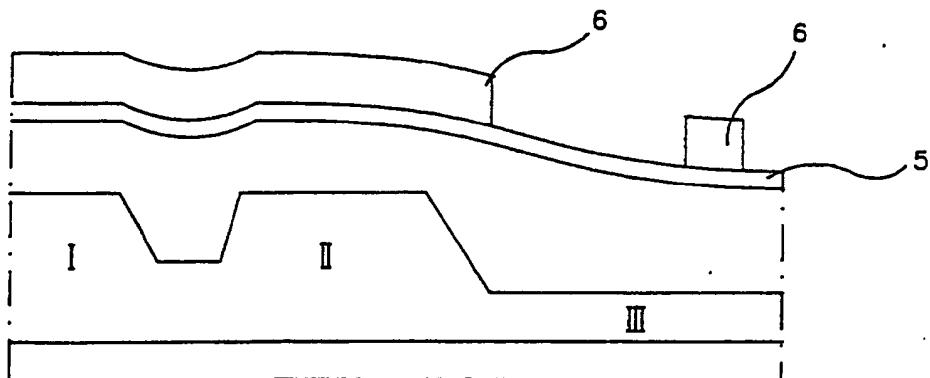


F I G.1c

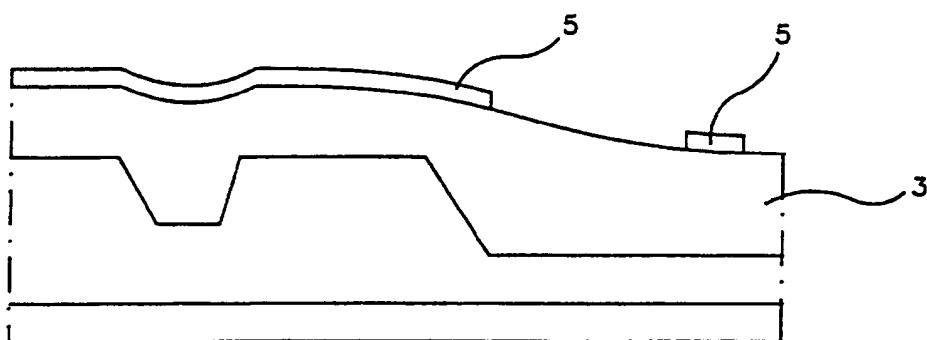
Stand der Technik



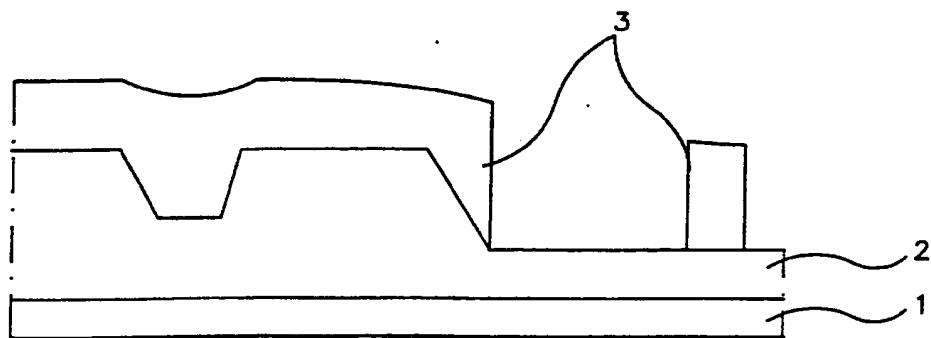
F I G.1d
Stand der Technik



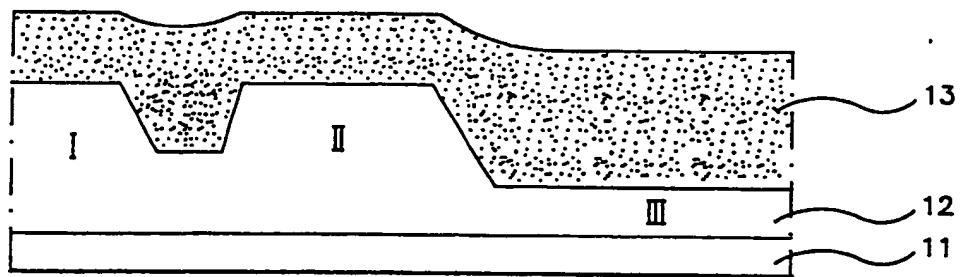
F I G.1e
Stand der Technik



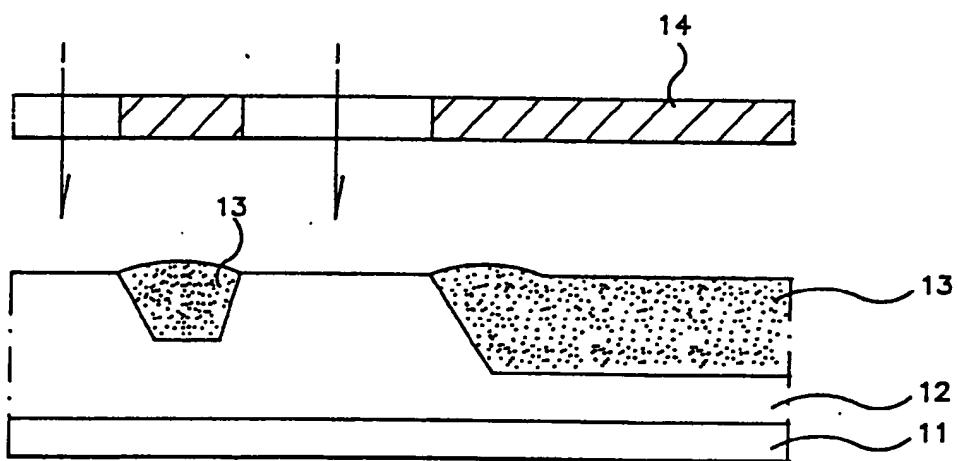
F I G.1f
Stand der Technik



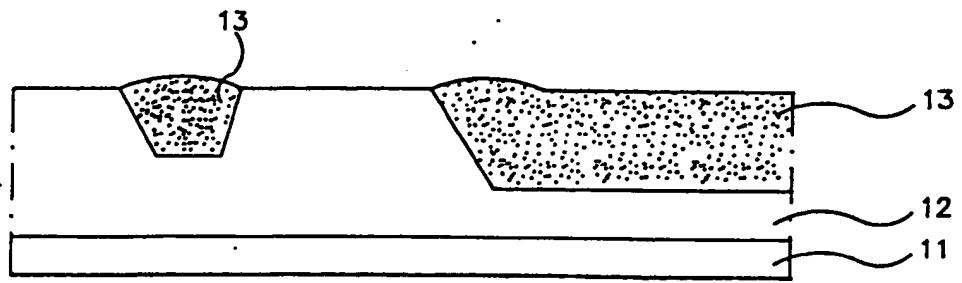
F I G.2a



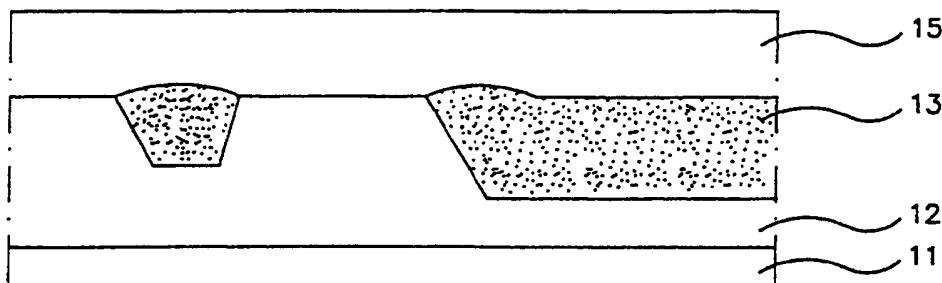
F I G.2b



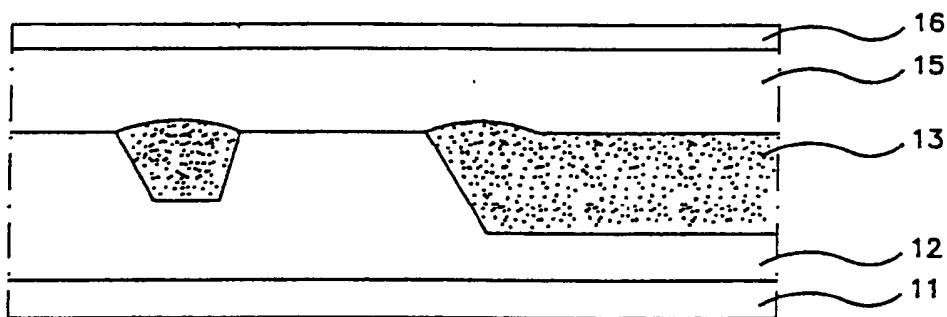
F I G.2c



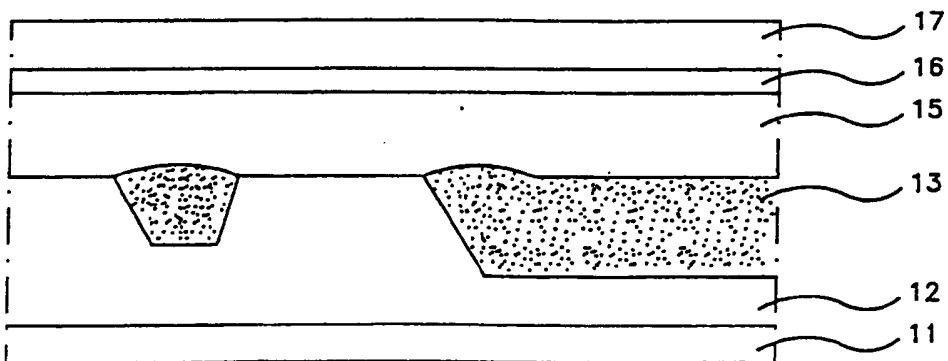
F | G.2d



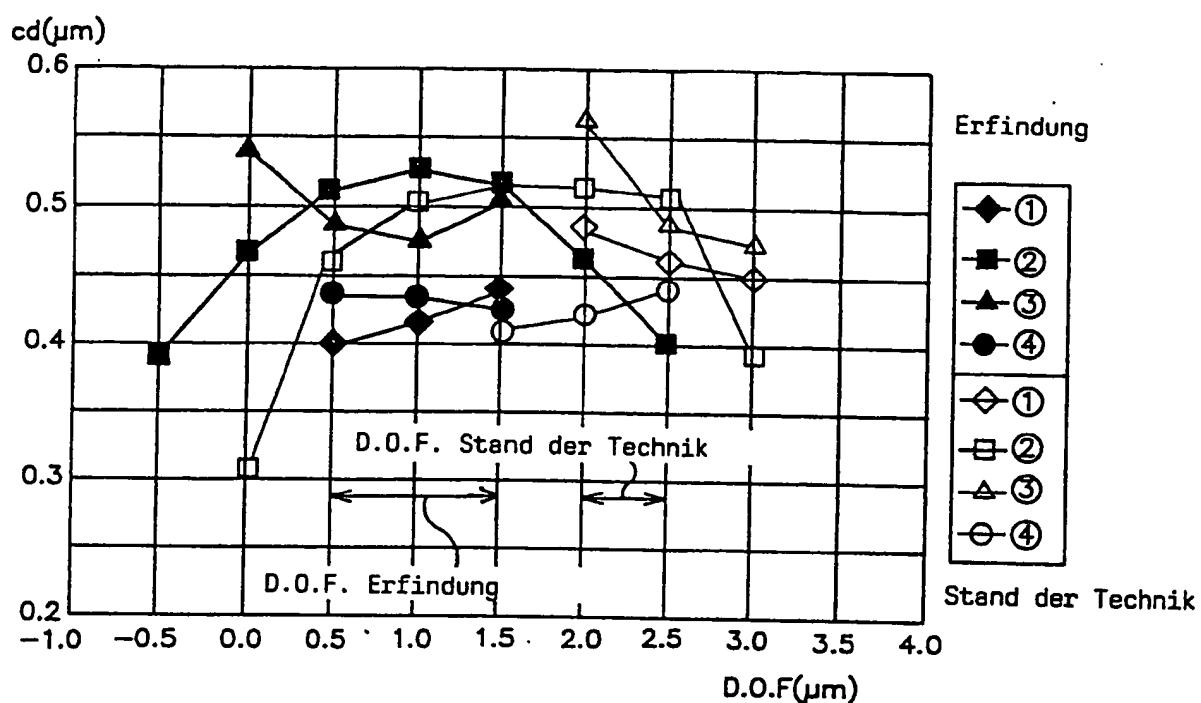
F | G.2e



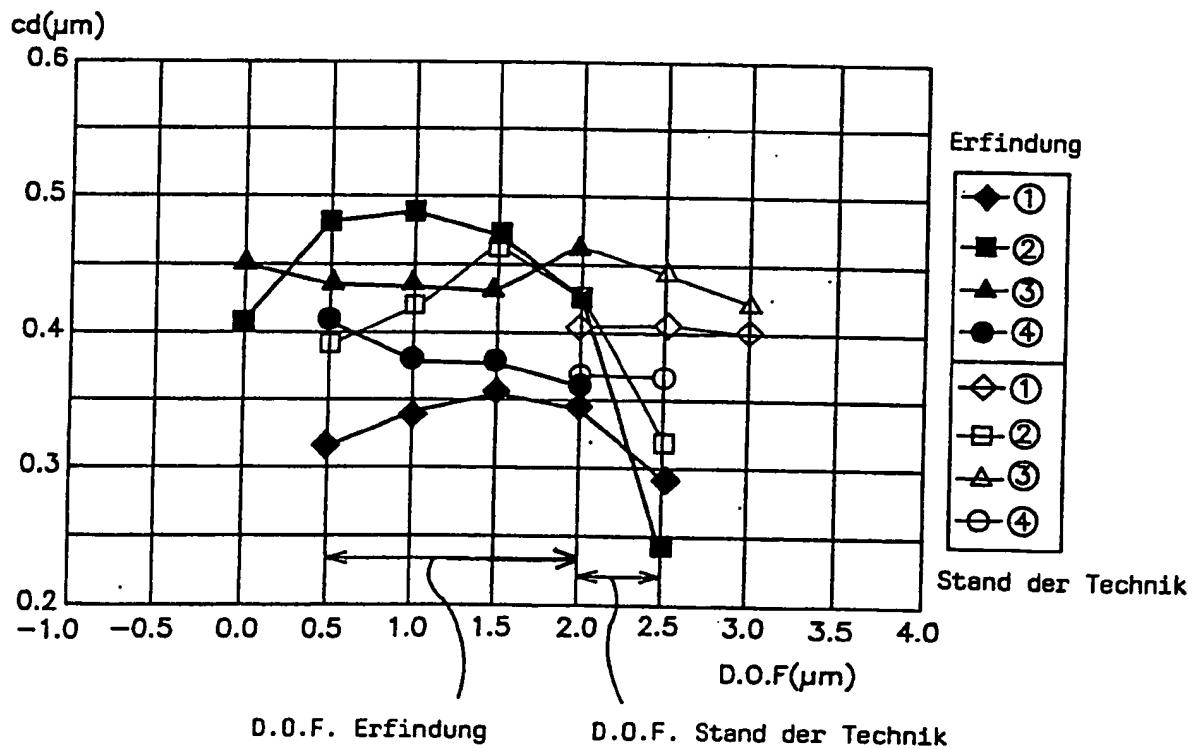
F | G.2f



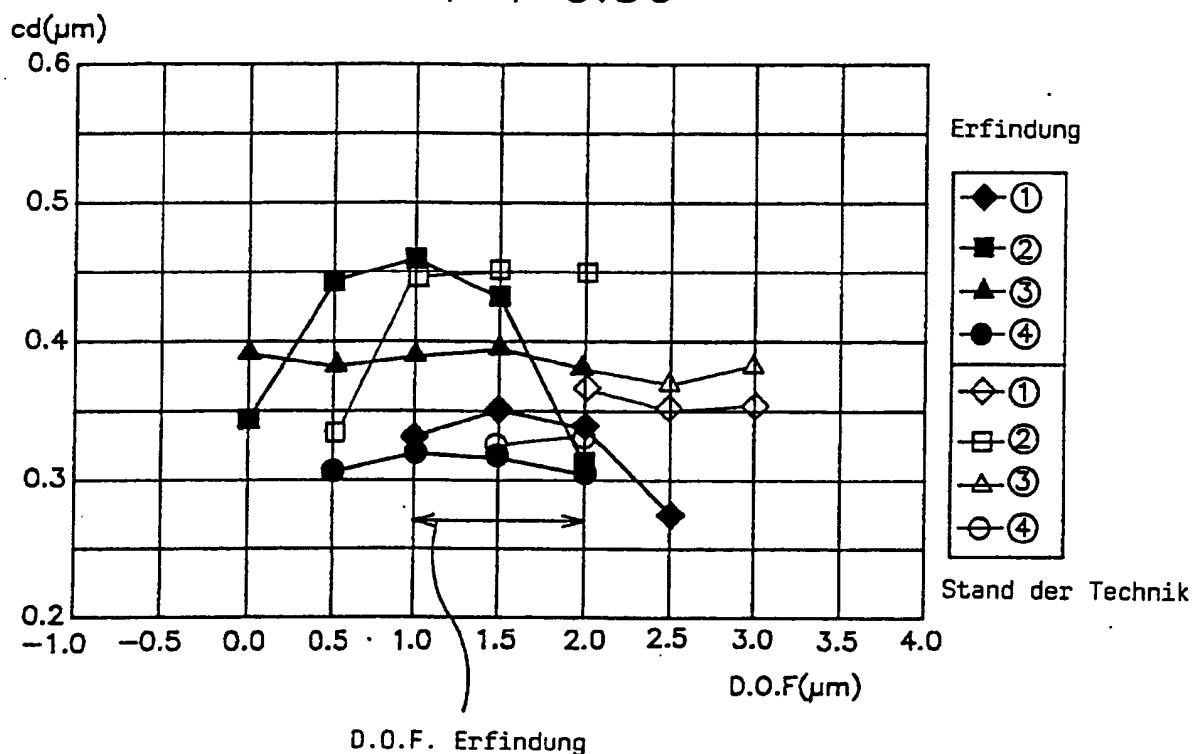
F | G.3a



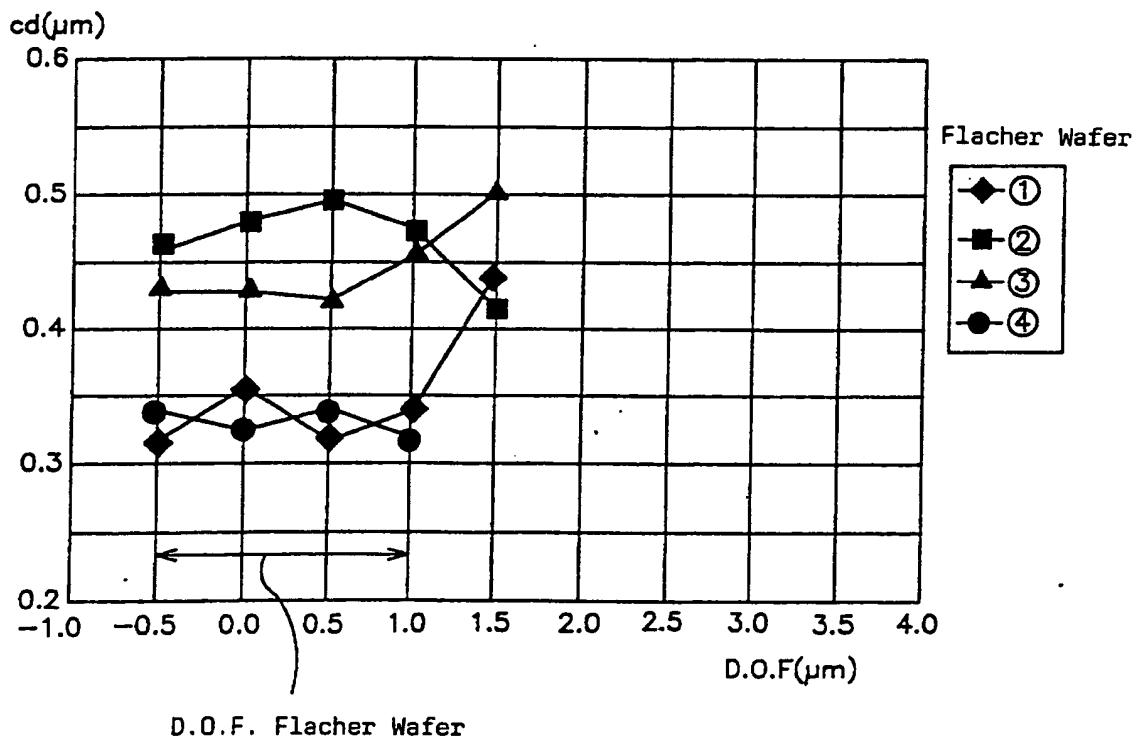
F | G.3b



F | G.3c



F | G.3d



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

